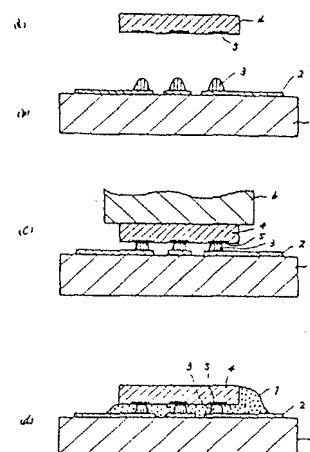


(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(11) 3-184352 (A) (43) 12.8.1991 (19) JP
 (21) Appl. No. 64-323177 (22) 13.12.1989
 (71) MATSUSHITA ELECTRIC IND CO LTD (72) NOBORU MORI(2)
 (51) Int. Cl.⁵ H01L21/60

PURPOSE: To replace an LSI chip without removing a circuit board and to reduce the mounting area of the chip without necessity of molding the chip with resin by aligning protrusion-like electrodes formed on the board to the electrodes of a semiconductor element, and connecting under pressure the element.

CONSTITUTION: A step of forming protrusionlike electrodes 3 of Au at the positions of electrodes 5 of a semiconductor element 4 to be printed with Au paste, baked and mounted on an insulating board 1 having conductor wirings 2, a step of aligning the electrodes 3 with the electrodes 5 of the element 4, bringing the electrodes 5 with the electrodes 3 and pressurizing the element 4 to the board 1 while heating, and a step of coating, impregnating and curing insulating adhesive 7 between the element 4 and the board 1, securing the element 4 to the board 1 and electrically connecting the electrodes 3 to the electrodes 4 are provided. For example, the temperature of a pressing tool 6 is held at 350°C, pressure is set to 150g/1, and pressing time is set for 2-3 sec to be connected.

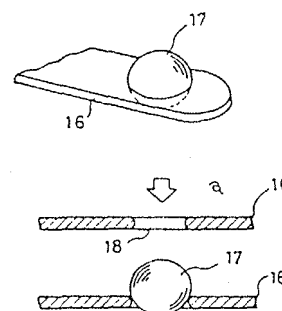


(54) FILM CARRIER WITH BUMP AND MANUFACTURE THEREOF

(11) 3-184353 (A) (43) 12.8.1991 (19) JP
 (21) Appl. No. 64-321544 (22) 13.12.1989
 (71) SUMITOMO METAL MINING CO LTD (72) OSAMU KASHIWAGI(1)
 (51) Int. Cl.⁵ H01L21/60

PURPOSE: To obtain a film carrier having a simple structure and enabling to be easily and inexpensively manufactured by securing a solder ball to a hole opened at the end of a lead by heat press-bonding.

CONSTITUTION: A solder ball 17 is secured to a hole 18 opened at the end of a lead 16 of a film carrier by press-bonding. The end of the lead 16 is opened by laser processing, the ball 17 is placed in the hole 18, and secured by heat press-bonding. For example, before the lead 16 is finished by normal gold- or tin-plating, the end of the lead 16 is opened by a pulse of a laser from a YAG laser or the like. However, the hole is opened in a diameter slightly smaller than the diameter of the ball 17. Then, after the surface of the lead is finished by gold- or tin-plating, the ball 17 is placed in the hole 18, and secured by heat press-bonding with a bonding tool in a reduced atmosphere containing about 10% of hydrogen and about 90% of argon.



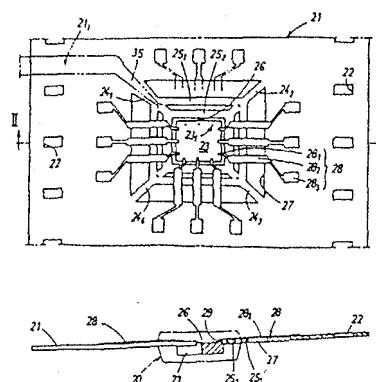
a: laser pulse

(54) FILM CARRIER, AND MOLDING METHOD USING SAME

(11) 3-184354 (A) (43) 12.8.1991 (19) JP
 (21) Appl. No. 64-324719 (22) 13.12.1989
 (71) TOOWA K.K. (72) MICHIO OSADA
 (51) Int. Cl.⁵ H01L21/60, H01L21/56, H01L23/28

PURPOSE: To efficiently and effectively prevent molten resin material poured under pressure in a cavity from flowing out of a resin sealing range of a film carrier by arranging a support ring along the outer peripheral edge of the range and providing the ring and conductor leads in a nonadhering state.

CONSTITUTION: In a film carrier having a carrier tape 21 including predetermined heat resistance, many conductor leads 28 mounted on the tape 21, and a support ring 25 for supporting the leads 28, wherein inner leads 28, of the leads 28 are connected integrally to an IC chip 23, the ring 25, is arranged along the outer peripheral edge of a resin sealing range 20, and the ring 25, and the leads 28 are formed in nonadhering state. Thus, since the ring 25, can be press-bonded at the peripheral edge of the cavity of a mold, it can efficiently and effectively prevent molten resin material from flowing out of the resin sealing range of the carrier.



777

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-184352

⑬ Int. Cl.³
H 01 L 21/60

識別記号 庁内整理番号
311 S 6918-5F

⑭ 公開 平成3年(1991)8月12日

審査請求 未請求 請求項の数 5 (全5頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-323177

⑰ 出 願 平1(1989)12月13日

⑱ 発 明 者	毛 利 昇	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	中 村 禎 志	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	福 井 康 晴	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑲ 出 願 人	松下電器産業株式会社	大阪府門真市大字門真1006番地	
⑳ 代 理 人	弁理士 森本 義弘		

突起状電極の位置合せを行い 加熱（下から加熱）
絶縁性接着剤を塗布浸透/硬化
(不良接合の発生防止)

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

1. 導体配線を有した絶縁性基板にAuペーストを印刷し焼成して突起状電極を形成する工程と、この突起状電極と前記半導体素子の電極の位置合わせを行い、半導体素子の電極を突起状電極に接触させ、半導体素子を加熱しながら前記絶縁性基板に加圧する工程と、前記半導体素子と前記絶縁性基板の間に絶縁性接着剤を塗布浸透させ硬化し、半導体素子を絶縁性基板に固着するとともに前記突起状電極と半導体素子の電極を電気的に接続する工程を有する半導体装置の製造方法。

2. 半導体素子を加熱しながら絶縁性基板に加圧するとき、半導体素子の電極と突起状電極を接触させながら相対的に摩擦運動をさせることを特徴とする請求項1記載の半導体装置の製造方法。

3. 半導体素子を加熱しながら絶縁性基板に加圧するとき、半導体素子と絶縁性基板の双方を加熱しながら半導体素子を絶縁性基板に加圧することを特徴とする請求項1および請求項2記載の半導体装置の製造方法。

4. 絶縁性接着剤の熱膨張係数が突起状電極の熱膨張係数より小さいことを特徴とする請求項1、請求項2および請求項3記載の半導体装置の製造方法。

5. 突起状電極を形成するとき、突起状電極形成後この突起状電極の表面を放電処理することを特徴とする請求項1、請求項2、請求項3および請求項4記載の半導体装置の製造方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は半導体装置の製造方法に関するものであり、特にハイブリッドIC（以後HICと略す）

に搭載するLSIチップの実装方法に関するものである。

従来の技術

従来の上記LSIチップの実装方法を第5図の工程断面図にしたがって順に説明する。

まず、第5図(a)に示すように、ガラス、セラミックスなどよりなる配線基板1のAu、Ag、Cu、ITO(すずを含んだ酸化インジウム)などよりなる導体配線2を有した面に、熱で硬化する特性を有するなどの接着剤14を塗布する。次に第5図(b)に示すように、LSIチップ4を接着剤14の塗布面の所定位置に配置し、接着剤を硬化させる。次に第5図(c)に示すように、LSIチップ4のA/E電極5と導体配線2をワイヤボンディングマシンによってAuワイヤ13で接続する。

発明が解決しようとする課題

しかし、従来のLSIチップの実装方法では、Auワイヤ13で外部配線導体電極2と接続するために次に示すような問題点があった。

(i) Auワイヤ13の接続不良あるいはLSIチップ

4の不良があった場合、LSIチップ4の交換ができず、配線基板1をも廃棄せざるを得ないので非常に材料ロスが大きい。

(ii) Auワイヤ13の断線、あるいはA/E電極5の酸化を防ぐためにAuワイヤ13の接続後にLSIチップ4の全体を樹脂によってモールドして保護してやらねばならないため、LSIチップ4の所要スペースが大きくなる。

(iii) LSIチップ4はLSIパッケージ品よりも相当小さくなるが、接続がLSIチップ4の外周側にある導体配線2とされるために実装面積がLSIチップ4自身よりも大きくなる。

本発明は上記問題を解決するものであり、配線基板を廃棄せずにLSIチップの交換ができ、LSIチップを樹脂によってモールドする必要がなく、LSIチップの実装面積を小さくできる半導体装置の製造方法を提供することを目的とするものである。

問題を解決するための手段

上記問題を解決するため本発明の半導体装置の

製造方法は、配線基板に突起状電極を形成し、突起状電極と半導体素子の電極の位置合わせを行い、半導体素子を加熱しながら加圧接続した後に、半導体素子と配線基板間に絶縁性接着剤を塗布浸透させ硬化し、半導体素子と配線基板を電気的に接続するものである。

作用

上記製造方法では、半導体素子の電極が半導体素子の面積内で配線基板に形成した突起状電極と接続され、接着剤にて半導体素子を配線基板に固着するため、半導体素子の不良や接続不良があった場合でも接着剤を特定の溶剤で溶解するか、あるいは熱的に接着剤を分解することによって別の半導体素子を再実装することが可能となる。しかも、半導体素子へのモールドは不要となり、さらにスペース的にも小さくなり高密度配線に有利となる。

実施例

以下、本発明の一実施例を図面に基づいて説明する。なお、従来例の第5図の構成部品と同一の

部品には同一の符号を付して説明を省略する。

第1図(a)~(d)は本発明の半導体装置の製造方法を順に示す工程断面図である。

まず第1図(a)に示すようなA/E電極5を片面に設けたLSIチップ4を用意する。

一方第1図(b)に示すように、配線基板1として平面度の良好なガラス基板やセラミック基板を選び、配線基板1の一方の面に薄膜のAuを導体配線2として形成し、続いて導体配線2上でLSIチップ4のA/E電極5の位置に合わせてエッチングマスクを用いてAuペーストを印刷し焼成してAuの突起状電極3を形成する。本実施例では突起状電極3のサイズを直径約80 μ m、膜厚20 μ mとしている。

次に第1図(c)に示すように、LSIチップ4をヒータを内蔵した加圧ツール6で吸着し、配線基板1の突起状電極3にLSIチップ4のA/E電極5の位置合わせを行い、加熱しながら接触、加圧する。本実施例では、ヒータにより温度を350 $^{\circ}$ Cに保持し、加圧を150g/1電極とし、加圧時間を2~3秒としており、突起状電極3はおおよそ6 μ m程圧縮

される。加圧が終わると、加圧ツール6をはずしても、Al電極5とAuの突起状電極3とが共晶接合されて、LSIチップ4はしっかりと配線基板1に接続される。

次に第1図(d)に示すように、LSIチップ4の側面より絶縁性接着剤7をLSIチップ4と配線基板1との間に浸透させて硬化させる。本実施例では接着強度が高い紫外線硬化型接着剤を使用している。以上でLSIチップ4の配線基板1への実装は終了する。

また、第1図(d)に示したAl電極5と突起状電極3との接合の際に、第2図に示すように、加圧ツール6にLSIチップ4を設けたままで、所定温度を350℃に保持し、突起状電極3を加圧(100g/1電極)しながら、配線基板1に水平な方向Aに、左右に各10μmずつ摩擦運動を1回行くと、より確実な接合を行うことができる。本実施例では加圧・摩擦運動時間は2〜3秒としており、このとき突起状電極3はおよそ6μm程圧縮される。

また、第1図(c)に示したAl電極5と突起状電極

3との接合の際に、第3図に示すように、配線基板1の下ステージ8にヒータ9を内蔵させ、ステージ温度を100℃に保温し、配線基板1を加熱すると、LSIチップ4の突起状電極3への加圧接続条件が同じ場合加圧時間を1〜2秒に短縮することができる。

また、LSIチップ4を配線基板1に固着するために、絶縁性接着剤7を使用しているが、接着剤7の熱膨張係数 α_7 が突起状電極3を形成するAuの熱膨張係数 α_1 より大きい場合、高温時に材料の膨張の差によって突起状電極3とLSI電極5のAu-Al共晶接合が破壊され断線することが予想される。第4図に接着剤A($\alpha_7 = 90 \times 10^{-7}/^{\circ}\text{C}$)と接着剤B($\alpha_7 = 450 \times 10^{-7}/^{\circ}\text{C}$)の熱衝撃テスト(-55℃→125℃)の結果を示す。突起状電極3は直径80μmで膜厚が20μmと10μmのものを用意した。テスト結果によると、熱膨張係数 α_7 がAuの膨張係数 α_1 よりも小さい場合、2000サイクルでも異常は生じないことが確認された。

また、突起状電極3を形成した後に、大気中の

粉塵や有機物などが、突起状電極3に付着したときにはAl電極5との接続ができないことは明らかであり、不良率を高める原因となる。それら大気中の粉塵や有機物などを除去するために加圧接続前に放電処理を実施した。それによると、接続不良率はLSIチップ4の自身による不良の他はほぼ皆無にすることができた。

このように、LSIチップ4を配線基板1に実装することにより、LSIチップ4の不良や接続不良があった場合でも接着剤7を特定の溶剤で溶解するか、あるいは熱的に接着剤7を分解することによって別のLSIチップ4を再実装することができ、配線基板1を廃棄するというロスをなくすることができる。またLSIチップ4を樹脂でモールドする必要がなくなり、さらにLSIチップの取り付けスペースも小さくでき、高密度配線を実現できる。

発明の効果

以上のように本発明によれば、配線基板に突起状電極を形成し、突起状電極と半導体素子の電極を接触させて、半導体素子を加熱しながら加圧接

続した後に、半導体素子と配線基板間に絶縁性接着剤を塗布浸透させ硬化することにより次に示す効果を有する。

- (1) 半導体素子が不良であった場合でも、接着剤を特定の溶剤か、あるいは加熱による接着剤の分解により、不良の半導体素子を配線基板より取りはずし新しい半導体素子に交換して再接続させることができるため、配線基板のロスをなくすることができる。
- (2) 半導体素子と配線基板間に絶縁性接着剤を介在させるために半導体素子全体を樹脂モールドする必要がなくなり、所要スペースを小さくできる。
- (3) 半導体素子の電極の対向面にて突起状電極と接続されるために、極めて高い実装密度の回路基板が実現できる。
- (4) 突起状電極は印刷方式にて一括して多数の形成が可能であるために極めて量産性に優れ、低価格に実現できる。
- (5) 絶縁性接着剤の熱膨張係数が突起状電極の

熱膨張係数よりも小さくすると、熱衝撃テストをはじめ高温高湿テスト高温負荷テストなどの信頼性テストに極めて高い性能を実現できる。

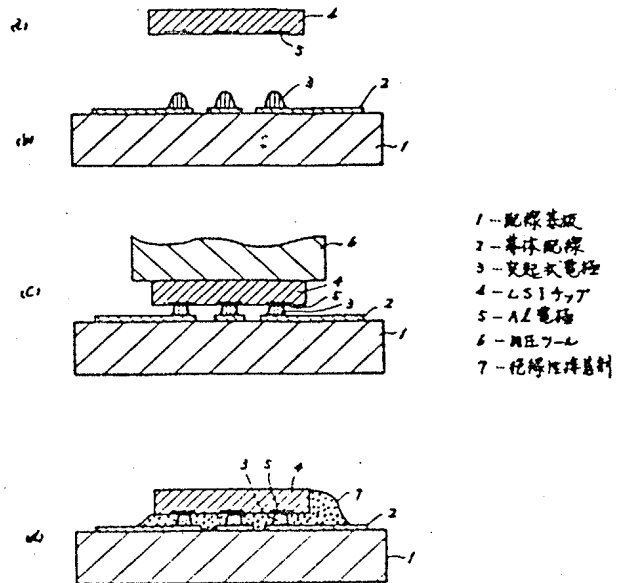
4. 図面の簡単な説明

第1図(a)~(d)は本発明の半導体装置の製造方法を順に示す工程断面図、第2図は第1図(c)の加圧工程に摩滅運動を付加した断面図、第3図は第1図(c)の加圧工程にステージ加熱を付加した断面図、第4図は本発明の半導体装置の製造方法において異なる絶縁性接着剤を使用したときの熱衝撃テスト時の特性図、第5図(a)~(d)は従来の半導体装置の製造方法を順に示す工程断面図である。

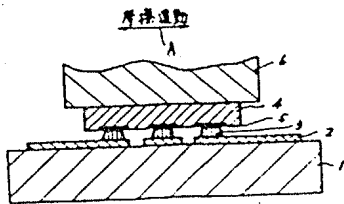
1…配線基板、2…導体配線、3…突起状電極、4…LSIチップ、5…AL電極、6…加圧フール、7…絶縁性接着剤、8…加熱ステージ、9…ヒータ。

代理人 森本 義弘

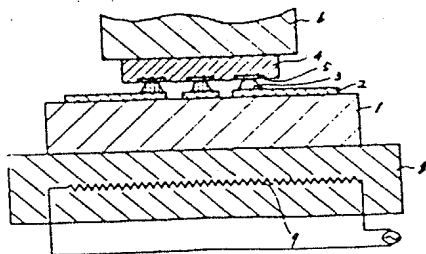
第1図



第2図

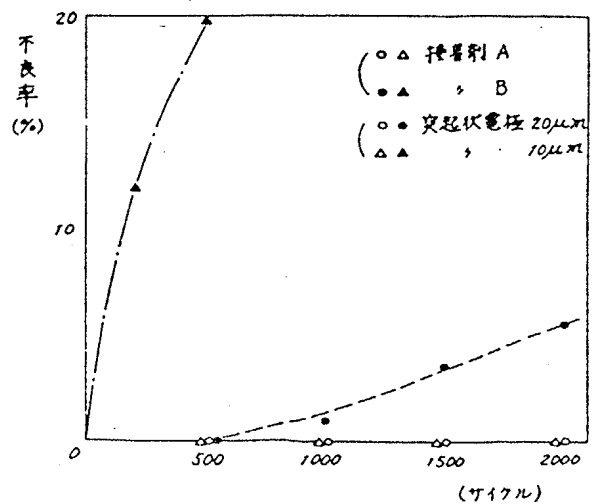


第3図



8…加熱ステージ
9…ヒータ

第4図



第 5 図

